基于斩波技术的静电悬浮加速度计 驱动电路噪声抑制方法研究[®]

鱼 航,李云鹏*,王 鹢,陶文泽

(兰州空间技术物理研究所 真空技术与物理重点实验室,兰州 730000)

摘 要:静电悬浮加速度计驱动电路作为整机噪声的主要来源之一,其低频噪声性能直接决定静电悬浮加速度 计整机分辨率。为满足静电悬浮加速度计驱动电路超低测量频带内(1mHz~1Hz)噪声均低于5×10⁻⁵V/Hz^{1/2}要 求,依据斩波稳定技术对于低频噪声的抑制作用,设计了基于斩波稳定技术的静电悬浮加速度计驱动电路。对实际 电路进行测量,利用静电悬浮加速度计噪声曲线拟合测量结果。结果表明,经斩波后驱动电路低频噪声转折频率与 低频噪声均下降一个数量级,在测量频带内电路噪声均低于2×10⁻⁵V/Hz^{1/2},满足了设计指标要求。

关键词:静电悬浮加速度计;驱动电路;斩波稳定技术;低频噪声

中图分类号:TN721 文献标识码:A 文章编号:1674-7135(2020)03-0065-08 D O I:10.3969/j.issn.1674-7135.2020.03.012

Research on Noise Suppression Method of Electrostatic Suspension Accelerometer Driving Circuit Based on Chopper Stabilization

YU Hang, LI Yunpeng^{*}, WANG Yi, TAO Wenze (Technology On Vacuum Technology And Physics Laboratory,

Lanzhou Institute of physics, Lanzhou 730000, China)

Abstract: The driving circuit of electrostatic suspension accelerometer is one of the main sources of the whole machine noise. In order to meet the requirement that the noise in the ultra-low measurement frequency band $(1 \text{mHz} \sim 1 \text{Hz})$ of the electrostatic suspension accelerometer drive circuit is less than $5 \times 10^{-5} V/Hz^{1/2}$, according to the suppression effect of chopper stabilization technology on low frequency noise, the drive circuit of electrostatic suspension accelerometer based on chopper stabilization technology is designed. The actual circuit is measured and the noise curve of electrostatic suspension accelerometer is used to fit the measurement results. The results show that, the turning frequency and low frequency noise of the driving circuit decrease by an order of magnitude with chopper driving circuit, and the circuit noise in the measured frequency band is less than $2 \times 10^{-5} V/Hz^{1/2}$, which meets the requirements of the design index.

Key words: Electrostatic suspension accelerometer; Driving circuit; Chopper stabilization; Low frequency noise

0 引言

静电悬浮加速度计是一种高精度惯性传感器, 常用于重力场测量、无拖曳控制、引力波探测等航天 重大科研项目中^[1-3]。静电悬浮加速度计依靠可控 静电力使检测质量块悬浮在超高真空腔内,通过检 测质量敏感加速度,采用差分式位移检测技术对产

作者简介:鱼航(1994—),男,硕士研究生,主要研究方向为空间电子技术。E-mail:yuhang007029@163.com 通信作者:李云鹏(1982—),男,高级工程师,主要研究方向为静电悬浮及速度计微弱信号检测与控制技术。 E-mail:liyp510@163.com

① 收稿日期:2020-01-17;修回日期:2020-02-20。

生的微小位移信号进行采集,经驱动电路产生相应 大小的反馈电压,通过反馈静电力控制检测质量回 到中心位置,施加的反馈电压读出作为科学数据用 于被测加速度分析。驱动电路噪声直接会影响加速 度计性能和采集科学数据精度,研究超低频驱动电 路噪声抑制方法对提高静电悬浮加速度计整机性能 具有重要意义。

静电悬浮加速度计工作在超低频段(1mHz~ 1Hz),如此超低的频段就使得所用电路器件固有的 低频 1/f 噪声很难去除,噪声会影响低频信号精度, 降低整机分辨率,因而成为制约驱动电路噪声性能 的主要因素。消除低频噪声常用的方法有两种:自 调零技术(AZ:Auto-zeroing)^[4]和斩波稳定技术 (CHS:Chopper Stabilization),自调零技术使用采样 的方法,对电路中的噪声与失调电压采样并反馈到 电路输入端进行抵消,自调零技术能有效的消除电 路中的失调电压,但会将带宽噪声混叠到低频段,影 响低频段性能。斩波稳定技术基于调制方法分离噪 声和信号到不同的频带,能够有效地降低电路中的 低频噪声^[5]。根据静电悬浮加速度计驱动电路线性 输出与低频性能高要求的特点,斩波稳定技术非常 适合用于电路低频噪声抑制。

1 斩波技术基本原理

斩波稳定技术(CHS: Chopper Stabilization)实际是一种调制技术^[6],通过调制将原始信号和噪声(主要是低频 1/f 噪声)分离到不同的频段,再使用不同滤波器达到消除噪声,改善运算放大器性能的目的^[7]。斩波技术的基本原理如图 1 所示。 V_{in} 和 V_{out} 分别是输入电压和输出电压,CH1 与 CH2 同为斩波器, f_{chop} 为斩波频率,采用两组周期为 $T = 1/f_{chop}$ 的方波对信号进行调制。 V_{os} 和 V_N 为运放的输入失调电压和噪声。 V_d 为解调后的低频噪声输出信号。



图 I 新放び小墨本原理 Fig. 1 Principle of chopper stabilization

对于低频噪声而言,其功率谱密度(PSD)表达式为:

$$S_{N-1/f}(f) = S_0 \frac{f_k}{|f|}$$
(1)

式中,f_k为低频噪声的转折频率。低频噪声只经过

一个斩波器 CH2,噪声被调制到斩波信号频率的奇数倍频,在斩波器后通过一个低通滤波器即可消除 该噪声。对于经过斩波被调制的低频噪声,其 PSD 在输出端可表示为:

$$S_{cs-1/f} = \frac{8}{\pi^2} S_0 \frac{f_k}{f_{chop}}$$
 (2)

由(2)式可知,要使输出的 *S*_{c-1//}值越小,则斩 波信号的频率应尽量远离低频噪声的转折频率。

对于白噪声而言,由于运放产生的白噪声 S₀ 存 在于全频带,所以斩波并不能消除白噪声,输出端的 白噪声 *PSD* 可表示为:

$$S_{CS-white}(f) \cong S_0 \tag{3}$$

文章中斩波器使用互补型 COMS 模拟开关实现,互补型 COMS 模拟开关具有低导通电阻,低功耗,高工作频率,同时控制两路通断、结构简单等优点,但是 COMS 开关在工作时会存在漏电流和电荷注入效应,形成尖峰噪声,影响输出信号完整性^[8-9]。其波形图如图 2 所示。







$$V_{spike} = \frac{Q}{C} e^{\frac{-t}{\tau}}, \tau = RC$$
(4)

其中,Q 为电荷注入量,C 为模拟开关输出电容 值,R 为模拟开关输出电阻值,由公式可以看出尖峰 噪声均为高频噪声,不存在直流分量^[8-9]。在使用 COMS 模拟开关作为斩波器时需要考虑在模拟开关 输出端去除尖峰噪声影响。

2 静电悬浮加速度计驱动电路原理及噪声 特性

2.1 静电悬浮加速度计驱动电路原理

静电悬浮加速度计驱动电路原理图如图 3 所示,包含 FPGA 数字控制器、数模转换器 DAC、驱动放大器(DVA)和低通滤波器组成的前向通路。FP-GA 输入的数据是通过位移检测通道得到的电压信号,经过 PID 控制器计算后生成相应输出的电压信号,使用 DAC 将数字信号转换为模拟电压信号输出到 DVA,DVA 将电压放大到相应电极需要的电压大小,DVA 输出接一个二阶无源低通滤波器,然后将该输出通过变压器初级线圈接入电极。二阶无源低通滤波器可以滤除可能出现的用于位移检测的100kHz 正弦波干扰。驱动电容 CA 为 100kHz 感应激励电流提供低阻抗接地通路,当电极板和地之间短路时,滤波器电阻可以起到短路保护作用。



Fig. 3 Driving circuit principle

2.2 噪声特性

通常来说 $1/f 噪声功率谱密度函数 S_f(f) 正比$ 于工作频率 f 的倒数,但静电悬浮加速度计因为工作在超低频带(0.1mHz~1Hz),其 <math>1/f 噪声功率谱密度不应再按文中(1)式公式计算,根据美国国家航空 航 天局(NASA)和德国国家航空航天局 (GNASA)于 2002 年发射的 GRACE 重力测量卫星 加速度计噪声计算方法,低频噪声曲线应按以下公 式进行计算^[10]:

$$S_f(f) = a_0 \times \sqrt{1 + \left(\frac{f_0}{f}\right)^n} \tag{5}$$

其中,f₀为转折频率,n为阶数(决定低频段曲

线上升斜率),因为较高频率基本按白噪声分布,可 以设其功率谱密度值为常数 a_0 。以 GRACE 加速度 计为例,其理论曲线中 $f_0 = 3$ mHz,n = 6, $a_0 = 1 \times 10^{-12}$ m/s²/Hz^{1/2},其噪声曲线图如图 4 所示。





加入斩波电路理论上可以将低频噪声完全消除,但是电路实际由各种元器件组成,对于低频段噪 声受所使器件影响,必然呈现上升趋势,对于较高频 段主导噪声的白噪声,前文也说明了其并不能通过 斩波来消除,斩波电路减少低频段噪声重点体现在 对于低频转折频率的改变上,转折频率降低则代表 着低频性能的提升。

3 驱动电路设计

静电悬浮加速度计驱动电路主要设计指标如下 表1所示。保持原有 DAC + DVA 的整体电路结构, 采用 ± 5V 高精度参考源为 20 位 DAC 提供电压基 准, DAC 输出电压受后级运算放大器工作电压限制 输出范围为 ± 2.5V。DVA 为达到最大电压 25V 要 求,采用高压运放组成的同相比例放大器与反相比 例放大器得到输出电压相反的两组电压信号,通过 这两组电压信号控制质量块位移。

	☆Ⅰ 驱动电路设计要求				
Table. 1	Driving circuit design requirements				
测量短带	- - -→ -→ -→ -→ -→ -→ -/→ -/→	晶志西式/V/Ha ^{1/2}			

测量频带	最大电压值/V	噪声要求/V/Hz ^{1/2}
$1\mathrm{mHz}\sim1\mathrm{Hz}$	25	5×10^{-5}

驱动电路近似工作在直流状态,DAC 输出噪声 受工作频带影响,整体呈 1/f 噪声趋势,工作频率越 低输出噪声越大。在 FPGA 内用 10KHz 方波信号 对 DA 输出进行数字调制,提高 DA 工作频率的同 时完成一次调制。DA 输出端通过一阶 RC 无源高 通滤波器以消除 DA 失调影响。二次调制采用模拟 开关,受模拟开关输入电压范围影响,不能将 DVA 也加入斩波电路中。根据弗里斯 N 级级联放大器 噪声理论,电路噪声系数受前级影响最大,将前级小 倍数放大器也加入斩波电路中。经过模拟开关解调 后会引入尖峰噪声,采用截止频率 20Hz 二阶巴特 沃斯滤波器消除尖峰噪声。经过斩波后输出电压会 衰减至原电压值 8/π² 倍。DVA 需要对衰减进行补 偿,为减小 DVA 引入低频噪声采用斩波式高压运算 放大器。斩波驱动电路原理图如图 5 所示。



图 5 斩波驱动电路原理图 Fig. 5 Principle of chopper stabilization drive circuit

4 电路测试与分析

基于文章设计原理实际制作了基于斩波技术的 驱动电路 PCB 板,采用 FPGA 开发板对电路进行控 制,FPGA 主要实现 DA 驱动、输出信号调制、方波信 号输出与相位调制、AD 采集驱动及串口通信等功 能,采用 MATLAB 软件对不同输出电压值和其对应 噪声进行分析。搭建的电路实物图如图6所示。



设置 DA 输出电压分别为 0.1V,0.2V,0.5V,1V, DA 输出经同比例放大器放大,放大倍数均为 2 倍,未 经斩波电路放大后接一级跟随电路输出,斩波电路放 大后经过模拟开关解调后同样接一级跟随电路输出。 将电路置于屏蔽盒中测试,对于未经斩波电路输出与 斩波电路输出测量并使用 MATLAB 解算得到电路功率 谱密度并采用二阶噪声曲线拟合如下图 7 所示。

图 7 中(a) ~(d) 对应未经斩波电路噪声情况, (e) ~(h) 对应斩波电路噪声情况。测试结果如表 2 所示,结果表明:未经斩波电路在相同前级放大倍 数的情况下,随着 DA 输出增加,电路本底噪声 *a*₀ = 1 ×10⁻⁵V/Hz^{1/2}不变,转折频率由 7mHz 上升至





3mHz,转折频率变化较小,在3mHz~1Hz频带范围内噪声水平基本稳定在3×10⁻⁵V/Hz^{1/2}以内。

经过斩波电路后,电压衰减至原电压值70%, 比斩波衰减理论值80%下降10%,考虑为低通滤波 器滤除模拟开关带来的尖峰噪声引起的衰减,可通 过驱动放大器补偿。在相同前级放大倍数的情况 下,随着DA输出增加,电路本底噪声a₀=1×10⁻⁵ V/Hz^{1/2}不变,符合斩波电路对白噪声无影响的理 论。转折频率稳定在0.7mHz,转折频率相较未经斩 波电路7mHz降低十倍,在3mHz~1Hz频带范围内 噪声水平基本稳定在1×10⁻⁵V/Hz^{1/2}左右。





图 7 未经斩波电路与斩波电路放大增益 2 倍电路噪声功率谱密度图(a)~(d)未经斩波电路;(e)~(h)斩波电路 (a)v=0.1V;(b)v=0.2V;(c)v=0.5V;(d)v=1V;(e)v=0.1V;(f)v=0.2V;(g)v=0.5V;(h)v=1V; Fig. 7 Output voltage and power spectral density with 2 times gain without chopper circuit and chopper circuit

Table. 2 Chemis Roise of Different Operating Conditions with 2 Times						
电路类型	DA 输出值/V	本底噪声 $a_0/V/Hz^{1/2}$	转折频率f ₀ /mHz	3mHz 频点噪声/V/Hz ^{1/2}		
未经斩波电路	0.1	1×10^{-5}	7	1×10^{-5}		
	0.2	1×10^{-5}	5	2×10^{-5}		
	0.5	1×10^{-5}	5	1×10^{-5}		
	1	1×10^{-5}	3	5×10^{-6}		
斩波电路	0.1	1×10^{-5}	0.7	5×10^{-6}		
	0.2	1×10^{-5}	0.7	5×10^{-6}		
	0.5	1×10^{-5}	0.7	5×10^{-6}		
	1	1×10^{-5}	0.7	7×10^{-6}		

表 2 前级放大 2 倍不同工作情况电路噪声特征 Table. 2 Circuits Noise of Different Operating Conditions with 2 Times

对于相同 DA 输出、不同前级放大倍数做对比 测试,设置前级放大倍数为 2 倍,5 倍,10 倍,DA 输 出设置为 0.2V,对斩波电路与未经斩波电路进行测 试,不同测试噪声结果如下图 8 所示。 图 8 中,(a)~(c)对应未经斩波电路 DA 输出 0.2V 分别放大 2 倍,5 倍,10 倍后电路噪声;(e)~ (f)对应斩波电路 DA 输出 0.2V 分别放大 2 倍,5 倍,10 倍后电路噪声。测量结果如表 3 所示,结果 表明:在相同 DA 输出情况下,不同放大倍数使得未 经电路转折频率从 5mHz 上升至 20mHz,随着放大 倍数提升,电路低频噪声迅速增大;斩波电路转折频 率由 0.7mHz 上升至 3mHz。斩波电路整体转折频





率相较未斩波电路下降一个数量级,同样低频噪声 也下降一个数量级,斩波电路对低频噪声有显著的 抑制效果。



图 8 未经斩波电路与斩波电路 DA 输出 0.2V 电路噪声功率谱密度图(a)~(c)未经斩波电路;(d)~(f)斩波电路; (a) 放大 2 倍;(b) 放大 5 倍;(c) 放大 10 倍;(d) 放大 2 倍;(e) 放大 5 倍;(f) 放大 10 倍

Fig. 8 power spectral density of chopper circuit and non-chopper circuit DA output is 0.2V

Table. 5	Circuits Noise of Different Operating Conditions with DA output 0.2V				
电路类型	前级放大倍数/V	本底噪声 a ₀ /V/Hz ^{1/2}	转折频率f ₀ /mHz	3mHz 频点噪声/V/Hz ^{1/2}	
未经斩波电路	2	1×10^{-5}	5	1×10^{-5}	
	5	1×10^{-5}	10	5×10^{-5}	
	10	1×10^{-5}	20	1×10^{-5}	
斩波电路	2	1×10^{-5}	0.7	5×10^{-6}	
	5	1×10^{-5}	1	3×10^{-6}	
	10	1×10^{-5}	3	1×10^{-5}	

表 3 DA 输出为 0.2V 不同工作情况电路噪声特征 Table. 3 Circuits Noise of Different Operating Conditions with DA output 0.

5 结论

文章基于静电悬浮加速度计驱动电路功能与噪 声要求,针对超低频驱动电路噪声,采用斩波技术对 影响驱动电路性能的主要噪声来源 DAC 低频噪声 与前级放大噪声进行抑制,并对设计后的驱动电路 进行电路实测,通过相同前级放大倍数、不同 DA 输 出与相同 DA 输出、不同前级放大倍数两组对比测 试,测试结果表明:在相同前级放大倍数情况下,斩 波电路与未经斩波电路不同 DA 输出对转折频率影 响较小,斩波电路相比未经斩波电路转折频率由 5mHz下降至0.7mHz,低频噪声下降一个数量级; 在相同 DA 输出情况下,随着前级放大倍数的增加, 斩波电路与未经斩波电路转折频率都有明显上升, 但斩波电路相比同种情况下未经斩波电路转折频率 与低频噪声都降低一个数量级。在10倍放大的情 况下,斩波电路在1mHz~1Hz测量频带内可以保持 电路噪声在2×10⁻⁵ V/Hz^{1/2}以下,满足静电悬浮加 速度计驱动电路噪声指标要求。

参考文献:

- Iafolla V, Mandiello A, Nozzoli S. The high sensitivity Italian Spring Accelerometer (ISA) for fundamental physics in space [J]. Advances in Space Research, 2000, 25 (6):1241-1244.
- [2] Mester J, Buchman S, Cruise A M, et al. Gravitational Experiments in Space: Gravity Probe B and STEP[J]. Nu-

clear Physics B, Proceedings Supplements, 2004, 134 (none):147-154.

- [3] 胡明,李洪银,周泽兵.无拖曳控制技术及其应用[J]. 载人航天,2013(02):65-73.
- [4] Chew, K. W, Yeo, et al. Impact of technology scaling on the 1/f noise of thin and thick gate oxide deep submicron NMOS transistors[J]. Circuits, Devices and Systems, IEE Proceedings -, 2004, 151(5);415-421.
- [5] Enz C C, Temes G C. Circuit techniques for reducing the effects of op-amp imperfections: autozeroing, correlated double sampling, and chopper stabilization [J]. Proceedings of the IEEE, 1996, 84(11):1584-1614.
- [6] 杨银堂, 贺斌, 朱樟明. CMOS 斩波稳定放大器的分析 与研究[J]. 电子器件, 2005, 28(1):167-171.
- [7] 李吉生. 低频斩波放大电路的直流偏置抑制方法研究. [D]. 长春:吉林大学,2019.
- [8] Oh W, Bakkaloglu B, Aravind B, et al. A CMOS Low-Noise, Low-Dropout Regulator for Transceiver SOC Supply Management [C]//IEEE International Soc Conference. IEEE, 2015.
- [9] Witte J F, Huijsing J H, Makinwa K A A. A Current-Feedback Instrumentation Amplifier With 5µV Offset for Bidirectional High-Side Current-Sensing: [C]//IEEE International Solid-state Circuits Conference. IEEE,2008.
- [10] Peterseim N, Flury J, Schlicht A. Magnetic torquer induced disturbing signals within GRACE accelerometer data[J]. Advances in Space Research, 2012, 49(9): 1388-1394.